

Dott. Marsi Stefano : Curriculum Vitae

Dati Personali:

omiss.

Occupazioni Professionali:

- 1991: Guardiamarina di complemento presso l'accademia navale di Livorno con docenza del corso di Fisica per i cadetti dei corsi normali presso il Gruppo Insegnamento. Nel periodo giu-sett 1991 è stato imbarcato su Nave Scuola A. Vespucci per la campagna d'istruzione con mansioni di docenza per gli allievi riprovati nei corsi di "Fisica", "Chimica", "Analisi" e "Disegno Tecnico".
- 1994-1995: Collaboratore a contratto presso il Laboratorio immagini dell'Università di Trieste.
- 1995-1998: Ricercatore non confermato presso l'Università di Trieste.
- 1998 – adesso: Ricercatore confermato presso l'Università di Trieste.

Istruzione

- 1983: Diploma di perito capotecnico per l'elettrotecnica rilasciato dall'ITIS A. Volta di Trieste (54/60)
- 1990: Laurea in Ingegneria elettronica presso l'università degli studi di Trieste (summa cum laude)
- 1991-1994: Dottorato di ricerca in ingegneria elettronica presso l'università degli Studi di Padova

Pubblicazioni

Autore di una cinquantina di pubblicazioni presentate su libri, riviste ed a congressi a carattere internazionale. Le pubblicazioni sono elencate nel dettaglio alla fine del presente curriculum.

Brevetti

Autore di un brevetto internazionale sviluppato con Philips Research Monza per il progetto di un algoritmo funzionante in tempo reale da usarsi per l'elaborazione di immagini ad alta dinamica. Gli estremi del brevetto sono elencati in fondo al presente curriculum.

Esperienze didattiche

Le seguenti esperienze didattiche sono state tutte maturate presso l'Università degli Studi di Trieste:

Nel 1994 ha collaborato allo svolgimento delle lezioni e delle esercitazioni del corso di "Elettronica Applicata" – titolare il Prof. Delcaro

Dal 1995 al 1998 ha svolto le esercitazioni del corso di "Elettronica Applicata" – titolare il Prof. Delcaro.

Dal 1996 al 2004 ha svolto le esercitazioni del corso di "Elaborazione elettronica di segnali ed immagini" – titolare il Prof. Sicuranza

Dal 1996 al 2000 ha svolto le esercitazioni del corso di "Elaborazione di dati ed Immagini di interesse clinico" per la scuola di Specializzazione in ingegneria Clinica - titolare il Prof. Sirotti.

Dal 1998 al 2000 è stato docente del corso di "Elettronica mod. 2".

Dal 2000 al 2004 è stato docente del corso di "Elettronica corso integrato".

Dal 2000 al 2003 è stato docente del modulo di "Strumenti Software per l'elaborazione digitale dei segnali" nel corso di Elaborazione di dati e immagini di Interesse Clinico" Presso la Scuola di Specializzazione in Ingegneria Clinica.

Dal 2004 al 2006 è stato docente del corso "Progetto di Filtri Numerici".

Nell' AA 2006/07 è stato docente del corso di "Reti Logiche".

Dal 2004 ad adesso è docente del corso di "Elettronica II- FPGA"

Dal 2004 ad adesso è docente del corso di "Elettronica applicata I"

Inoltre è tutore per i corsi teledidattici del consorzio Nettuno in "Progetto dei circuiti digitali" ed "Elettronica dei sistemi digitali"

È socio della IEEE in qualità di "counselor" per la IEEE Student Branch della sezione di Trieste.

È stato "tutor" per il corso di laurea in ing. Elettronica della facoltà di ingegneria.

Inoltre

Dal 2003 fa parte del collegio docenti della scuola di dottorato in nanotecnologie dell'Università di Trieste in qualità di segretario.

Nel 2000 ha collaborato quale docente allo svolgimento del corso post-laurea "Tecnico di Radiocomunicazioni", organizzato dal Consorzio per l'Area di Ricerca Scientifica e Tecnologica di Trieste e finanziato dal Fondo Sociale Europeo.

Nel 2000 ha tenuto una serie di seminari presso il Sincrotrone Trieste sull' "impiego di strumenti EDA nella progettazione di circuiti integrati"

E stato inoltre relatore a diversi seminari su tematiche inerenti soprattutto:

- Compressione di immagini con reti neurali
- Elaborazione digitale di immagini
- Progetto e sviluppo di circuiti VLSI

Ulteriori esperienze:

Revisore per le seguenti riviste e congressi

IEEE Transaction on Image Processing

IEEE Transaction on Circuits and Systems for Video Technology

IEE Proceedings in Vision, Image and Signal Processing

IEE Proceedings in Circuits, Devices and Systems

IEE Proc. Computers & Digital Techniques

IET Computers & Digital Techniques journal

IEEE Proceedings in International Conference on Electronic, Circuits and Systems

EUROMICRO conference on Software Engineering and Advanced Applications

EUROCON 2005 - The International Conference on "Computer as a tool"

EURASIP – European Signal Processing Conference EUSIPCO-2006

EURASIP – European Signal Processing Conference EUSIPCO-2008

Ha collaborato più volte con Area Science Park in qualità di "valutatore tecnico-scientifico" nella stima dei progetti di insediamento di aziende all'interno del comprensorio scientifico.

Ha partecipato negli anni 1999, 2006 e 2007 alle commissioni giudicatrici della procedura di valutazione comparativa per la copertura di posti di ricercatore universitario di ruolo nel settore scientifico disciplinare ING-INF/01.

Nel 2007 ha partecipato alla commissione giudicatrice dell' esame finale per il conseguimento del Dottorato di Ricerca in Elettronica ad Ancona.

Nel 1996 è stato tra gli organizzatori del congresso "EUSIPCO-96"
(eight European Signal Processing COnference)

Nel 1998 è stato tra gli organizzatori della scuola di specializzazione
"Third European Course on Recent Advances in Image Processing and Analysis"

Nel 2002 è stato tra gli organizzatori della riunione annuale del gruppo elettronica GE2002 e della annessa scuola di dottorato

Nel 2003 è stato tra gli organizzatori di NSIP (Eurasip workshop on Nonlinear Signal and Image Processing)
8-11 giugno 2003, Grado - GO

Dal 1995 è responsabile per l'Università di Trieste del consorzio europeo "EUROPRACTICE"

Dal 1990 al 2000 è stato System Manager di un laboratorio con 13 stazioni UNIX e diversi PC.

Relatore di molteplici tesi di laurea in "elettronica" per il corso di laurea in Ingegneria elettronica presso l'università di Trieste e correlatore di tesi di laurea in "elaborazione elettronica di segnali ed immagini" e di "dispositivi elettronici" presso la medesima facoltà.

Interessi e tematiche di ricerca perseguite

L'attività di ricerca svolta dal dott. Marsi ha spaziato in diversi campi ma si è incentrata soprattutto nell'elaborazione digitale delle immagini statiche ed in movimento con particolare attenzione alle realizzazioni hardware tramite circuiti dedicati o FPGA degli algoritmi sviluppati, onde garantirne il funzionamento in tempo reale.

Segue un parziale, sommario elenco delle tematiche perseguite:

- Compressione di immagini con reti neurali.
- Elaborazione non lineare di immagini e di sequenze di immagini.
- Sistemi EDA per la progettazione di circuiti VLSI.
- Progetto di circuiti VLSI per applicazioni sotto ultra alto vuoto.
- Realizzazione di sistemi per l'elaborazione di immagini in tempo reale su VLSI e su FPGA.
- Controllo della dinamica in immagini e sequenze HDR
- Analisi ed elaborazione di immagini a colori e multispettrali

Una dettagliata relazione sull'attività di ricerca svolta sarà esposta più avanti.

Progetti europei ai quali ha partecipato

- [1992-1996] ESPRIT BRA 7130 NAT ``Nonlinear adaptive techniques in digital image processing, analysis and computer vision", (resp. per Trieste prof. Giovanni Sicuranza);
- [1996-1998] ESPRIT LTR Project 20229 Noblesse ``Non linear model-based analysis and description of images for multimedia applications", (resp. per Trieste prof. Giovanni Ramponi);

- [1990-1994] COST 229 "Applications of digital signal processing to communications", (resp. per Trieste prof. Giovanni Sicuranza);
- [1995-1999] COST 254 "Intelligent Processing and facilities for communications terminals", (resp. per Trieste prof. Giovanni Sicuranza);
- [2000-2005] COST 276 "Information and knowledge management for integrated media communication" (resp. per Trieste prof. Giovanni Sicuranza);
- [2003-2005] SCHEMA: Content-based semantic scene analysis and information retrieval (EU NoE, affiliated member).

Progetti nazionali ai quali ha partecipato

- CNR – Progetto speciale "Architetture VLSI per l'elaborazione di segnali televisivi ad alta definizione"
- CNR – CT 94.01923 - CT07, Coordinatore: Prof. G.L.Sicuranza
- CNR – Progetto speciale "Sistemi microelettronici a basso consumo: algoritmi ed architetture per l'elaborazione di segnali"
- CNR – CT 96.02451 - CT07, Coordinatore: Prof. F.Montecchi (resp. per Trieste prof. Giovanni Sicuranza)
- MURST 40%, "Analisi, codifica e sintesi di immagini multidimensionali basata su modelli",coordinatore Prof. Braccini, (resp. per Trieste prof. Giovanni Sicuranza);
- MURST 40%, "Elaborazione e codifica di segnali per sistemi multimediali di telecomunicazioni",coordinatore Prof. Braccini, (resp. per Trieste prof. Giovanni Sicuranza);
- MURST 40%, "Sistemi elettronici e micro-sistemi",coordinatore Prof. Del Corso, (resp. per Trieste prof. Giovanni Ramponi);
- MURST 60%, 94-95-96 "Elaborazione e Codifica di Immagini mediante Reti Neurali";
- MURST 60%, 98 "Algoritmi e architetture per la realizzazione di operatori multidimensionali";
- MURST 60%, 00-01 "Architetture VLSI per l'elaborazione digitale di immagini";
- Progetto di ricerca applicata (5%) del CNR "Microelettronica" Resp. Prof. Terreni (resp. per Trieste prof. Giovanni Ramponi);
- PRIN 2003 (PRIN project No.2003098078) "Algoritmi e architetture a basso consumo per applicazioni multimediali avanzate" Resp. Prof. Terreni (resp. per Trieste prof. Giovanni Ramponi);
- [2003-2004] SiRAD: Digital Restoration of Photographic Archives (supported by the Regione Autonoma Friuli Venezia Giulia)
- [2006-2007] ELADIN: High-Dynamic-Range Image and Video Processing (supported by the Regione Autonoma Friuli Venezia Giulia)
- [2005-today] A knowledge based model for digital restoration and enhancement of images concerning archaeological and monumental heritage of the Mediterranean coast - (FIRB project no. RBNE039LLC - Trieste Research Unit)

Ha collaborato con:

- Telit
- Alcatel Telettra
- Seleco SpA poi SIM2
- Sincrotrone Trieste
- Area di Ricerca
- Philips research Monza

Corsi di specializzazione seguiti

"European course on "Recent Advances in Image Processing", 6-10 June 1994, Glasgow, Scotland, UK.

"Third course on "Basic VLSI design Techniques", 21 nov. - 16 dic. 1994, ICTP, Trieste, ITALY.

Conoscenze specifiche

- Buona conoscenza dei tool di sviluppo Cadence, Synopsys, Xilinx.
- Discreta conoscenza dei linguaggi di descrizione hardware Verilog e VHDL.
- Buona conoscenza dei linguaggi di programmazione C e Matlab.
- Buona conoscenza dell'ambiente Unix

Attività Didattica (nel dettaglio):

Nell' A.A.1994/95 il dott. Marsi ha iniziato a partecipare alle attività didattiche relative al corso di Elettronica Applicata per allievi ingegneri elettronici. Dopo l'assunzione in ruolo, dall' AA. 1995/96 il dott. Marsi ha tenuto regolarmente le esercitazioni dei corsi di Elettronica Applicata (poi Elettronica) e di Elaborazione Digitale di Segnali ed Immagini. Superato il giudizio di conferma nel 1998 ha ottenuto in un primo tempo la supplenza per il corso di "Elettronica mod.2" negli AA.AA. 98/99 e 99/00 al quale si è aggiunta nel AA 00/01 anche la supplenza per il corso di "Elettronica mod.1", venendosi così a creare il corso completo di "Elettronica c.i." di cui è stato docente fino al 2004. Contemporaneamente, nel periodo dal 1996 al 2003 collaborava attivamente con la scuola di specializzazione in ingegneria clinica tenendo le esercitazioni ed il corso di "Elaborazione di dati ed Immagini di interesse clinico" e rispettivamente di "Strumenti Software per l'elaborazione digitale dei segnali". Nel periodo dal 2004 al 2006 è stato docente del corso "Progetto di Filtri Numerici" e nell' AA 2006/07 è stato docente del corso di "Reti Logiche". Dal 2004 tiene regolarmente i corsi di "Elettronica II- FPGA" ed "Elettronica applicata I". Inoltre è tutore per quanto riguarda i corsi teledidattici del consorzio Nettuno in "Progetto dei circuiti digitali" ed "Elettronica dei sistemi digitali"

Particolare cura è sempre stata posta nel mantenere aggiornato il contenuto e dei corsi e delle esercitazioni, inserendovi temi rilevanti e particolarmente attuali per una valida preparazione professionale, specificamente nei campi dell'elettronica analogica e digitale integrata, dei sistemi di sviluppo per circuiti VLSI e FPGA, nonché degli strumenti software dedicati all'analisi ed alla elaborazione di segnali digitali.

In qualità di "cultore della materia" il dott. Marsi ha partecipato con continuità alle commissioni d'esame per i corsi di Elettronica Applicata (poi Elettronica), Dispositivi Elettronici, Elettronica (per Ing. Elettrica), Elaborazione Digitale di Segnali ed Immagini. Ha svolto anche attività di assistenza agli studenti ed è stato relatore o correlatore di molteplici tesi di laurea.

Il dott. Marsi ha preso parte a tutte le attività accademiche connesse con la propria posizione di ricercatore; in particolare dal 2000 è rappresentante dei ricercatori in Consiglio di Facoltà. Partecipa inoltre assiduamente alle riunioni del Consiglio di Dipartimento e del Consiglio di Corso di Laurea.

Attività di Ricerca (nel dettaglio):

Codifica di immagini mediante reti neurali

[10,11,12,15,39-47]

Durante i primi anni di ricerca, svolti presso il DEEI, il dott. Marsi ha studiato approfonditamente il problema della compressione di immagini mediante reti neurali, prendendo in considerazione soluzioni assimilabili alle codifiche con trasformata. Più precisamente, è stato studiato l'uso dei percettroni a due strati (2LP, Two Layer Perceptron) con strato nascosto a ridotto numero di nodi. L'immagine da elaborare viene suddivisa in blocchi, ed ogni blocco viene utilizzato come ingresso del 2LP; l'informazione, compressa nello strato nascosto, viene ricostruita (con un certo errore) nello strato di uscita.

Dapprima sono state analizzate le prestazioni del 2LP nel caso di neuroni lineari e non; si è riscontrato come per questo specifico problema le reti lineari siano più vantaggiose (in termini di qualità dell'immagine elaborata a parità di rapporto di compressione) rispetto quelle "classiche", con funzione di attivazione dei nodi non lineare.

Sono state poi sviluppate delle architetture più complesse, parallele, basate comunque su 2LP, che presentano migliori prestazioni grazie ad un adattamento della compressione alla complessità locale dell'immagine. Tale adattamento può essere effettuato analizzando a priori la complessità dei blocchi in cui l'immagine viene divisa e l'eventuale presenza di direzioni preferenziali; diverse reti neurali provvedono poi ad elaborare blocchi aventi caratteristiche simili (in termini appunto di complessità o di direzione preferenziale). In alternativa, la selezione dei blocchi può essere effettuata a posteriori, se si dispone di una schiera di 2LP con differente numero di nodi nascosti (e che forniscono quindi un diverso rapporto di compressione): ogni blocco viene elaborato in parallelo da tutti i 2LP, e viene scelto per la codifica quello con minimo numero di nodi nascosti (e quindi con massimo rapporto di compressione) che è in grado di garantire il rapporto segnale/rumore richiesto.

Sempre relativamente alla compressione di immagini, sono state prese in considerazione soluzioni assimilabili alla quantizzazione vettoriale, basate in particolare sulle cosiddette "Mappe di Kohonen". Tali mappe possono appunto essere considerate come alfabeti, ed utilizzate in maniera analoga ai quantizzatori vettoriali convenzionali; esse tuttavia possiedono, a differenza di questi ultimi, una caratteristica intrinseca di ordinamento. Oggetto di studio è stato appunto lo sfruttamento di tale ordinamento per un incremento di prestazioni.

Sono stati proposti due algoritmi: il primo sfrutta la correlazione fra indici di blocchi adiacenti per ridurre l'entropia di un predittore di un codificatore DPCM; nel secondo, l'alfabeto (ordinato) originale viene approssimato con uno avente struttura perfettamente regolare (un reticolo) al fine di ridurre il numero di operazioni richieste dalla fase di ricerca in codifica. E' stato inoltre analizzato il comportamento di questi quantizzatori vettoriali ordinati in caso di canale di trasmissione rumoroso, e si è visto come, grazie sempre all'ordinamento, la codifica risulta più robusta rispetto a quanto si può ottenere con quantizzatori vettoriali convenzionali.

Il lavoro relativo alla compressione di immagini utilizzando strutture basate su percettroni multistrato è raccolto in un capitolo di un libro [15]

Si è studiata inoltre la possibilità ed i vantaggi legati all'impiego delle reti neurali per la codifica di sequenze di immagini. In questo caso si sono utilizzate comunque una serie di reti del tipo 2LP ma ciascuna specializzata nella codifica di blocchi tridimensionali di varie forme estratti dal segnale spazio-temporale che definisce la sequenza originale.

Questo lavoro è stato successivamente re-indirizzato verso altre metodologie non più utilizzanti reti neurali come qui di seguito riportato.

Codifica di sequenze di immagini a basso e bassissimo bit-rate

[14,37,35]

In questa tematica di ricerca si sono studiati nuovi algoritmi per la codifica di sequenze di immagini a basso e bassissimo bit-rate da poter impiegare in campi quali la videotelefonía o la videoconferenza. In questo tipo di applicazioni infatti il movimento tra un frame ed il successivo è tipicamente abbastanza limitato e questo permette di sfruttare al massimo la correlazione temporale fra le varie immagini che compongono la sequenza stessa ottenendo perciò elevati rapporti di compressione.

Una prima tecnica studiata è stata incentrata sulla possibilità di ricostruire un'immagine partendo dalla antecedente ed utilizzando soltanto le informazioni del moto di pochi pixels disposti secondo una griglia triangolare ed impiegando una trasformata spaziale affine. Con questa tecnica, in pratica si cerca di ricostruire i vari quadri di una sequenza usando una deformazione dei quadri precedenti e quindi già disponibili al ricevitore.

Il lavoro, svolto in collaborazione con "Seleco Multimedia" si era prefisso un traguardo alquanto ambizioso: quello di riuscire a codificare una sequenza ad un bit-rate di appena 10 kb/s. Sono state perciò approfondite nei dettagli ed applicate tutte quelle metodologie che permettono di ridurre al massimo le informazioni da trasmettere quali ad esempio le codifiche di entropia, le codifiche *run lenght (RC)* e le codifiche *Variable Lenght Coding (VLC)*.

È stato inoltre studiato un metodo per trasmettere l'informazione di errore, ovvero la differenza tra ciò che arriva al ricevitore ed il segnale originale in modo da riuscire a sfruttare al massimo la scarsa banda a disposizione.

Il metodo proposto si basava sull'idea di trasmettere l'informazione d'errore opportunamente codificata solo per quelle zone, tipicamente ad elevato rendimento movimento, dove l'errore è maggiore.

Sempre per quanto concerne la codifica di sequenze di immagini è stata studiata ed implementata anche una tecnica innovativa basata sull'uso di trasformate non lineari.

In particolare in questo lavoro è stato messo maggiormente l'accento sull'impiego di diverse trasformate spaziali, lineari e non. E' stato infatti messo in luce come l'impiego di trasformate non-lineari nella codifica di immagini consenta di ottenere tipi di deformazione molto più complesse di quanto non sia ottenibile tramite le trasformate lineari.

Sfruttando queste capacità è stato messo a punto un algoritmo di codifica basato sull'impiego di una trasformata geometrica del secondo ordine ed una struttura di suddivisione dei blocchi di tipo "ad albero". Infatti dato l'elevato costo computazionale legato all'impiego delle trasformate del secondo ordine, l'algoritmo prevede di impiegare questo tipo di trasformate solo in quelle zone dove il movimento risulta così complesso che una trasformata lineare non può raggiungere risultati soddisfacenti.

In particolare è stata studiata una struttura adattativa in grado di scegliere per le diverse parti della sequenza da codificare tanto il tipo di trasformata più conveniente quanto anche le dimensioni del blocco da codificare. In maggior dettaglio si può dire che il sistema impiega trasformate di tipo lineare nelle zone dove il moto risulta essere di semplice traslazione mentre impiega trasformate non-lineari quando si richieda una deformazione più complessa. Inoltre le dimensioni dei blocchi da codificare vengono incrementate nelle zone uniformi delle immagini per sfruttare al massimo l'elevata correlazione tra pixels vicini, mentre risultano ridotti nelle zone ad elevato dettaglio.

Il lavoro relativo alla codifica di sequenze di immagini mediante trasformate spaziali non-lineari è raccolto in un capitolo di un libro. [14]

Realizzazione VLSI di algoritmi razionali e architetture per DSP

[7,8,9,13,29,30, 32,33,34,36,38]

Un aspetto molto importante, da tenere presente quando si sviluppa un algoritmo per l'elaborazione digitale di segnali o immagini, è senza dubbio la sua realizzabilità e la sua capacità di lavorare in tempo reale quando si decida di utilizzarlo all'interno di un sistema fisico reale.

In questa tematica di ricerca si è voluto mettere in luce particolarmente l'aspetto realizzativo degli algoritmi, ovvero come tradurre in circuiti elettronici quei listati o quelle equazioni che descrivono il comportamento del sistema a livello astratto.

In particolare è stata presa in considerazione una ben determinata classe di algoritmi, i cosiddetti *Filtri Razionali*.

Questi tipi di operatori sono in verità dei sistemi non-lineari che prendono il nome dal fatto che possono essere espressi in forma di rapporto tra due funzioni delle variabili di ingresso. Sebbene la loro descrizione comportamentale possa risultare piuttosto semplice, la loro integrazione su silicio richiede un'analisi ben approfondita soprattutto per quanto riguarda il rumore di quantizzazione e di arrotondamento che inevitabilmente si va ad introdurre.

Tra gli algoritmi da realizzare è stato studiato in particolare un algoritmo per l'interpolazione di immagini capace di sfruttare anche un'informazione "intra-pixels" per riuscire ad ottenere un miglior processo di interpolazione capace di ricostruire per quanto possibile quei particolari che sono stati danneggiati nel processo di decimazione dal quale ipoteticamente si prevede che l'immagine sia arrivata.

Di questo algoritmo è stata studiata anche una realizzazione ad hoc su silicio che dimostra come quest'ultimo possa essere impiegato per applicazioni in tempo reale.

Inoltre è stato presentato un sistema e la sua realizzazione su silicio, dedicato alla rimozione del rumore di quadrettatura. Questo tipo di rumore, presente nelle immagini codificate con tecniche basate sull'impiego di trasformate lineari (quali JPEG o MPEG) risulta particolarmente fastidioso nelle aree omogenee dell'immagine, mentre, almeno da un punto di vista soggettivo, risulta molto meno importante nelle aree ad elevato dettaglio. Al contrario, mentre un normale filtro passa basso può avere un effetto positivo nella rimozione di questo disturbo nelle zone uniformi, la sua applicazione in aree dettagliate risulterebbe disastrosa per il segnale. Il filtro razionale proposto si basa proprio su questo principio ed analizzando la tipologia della zona sulla quale agire, modifica, in modo continuo, la sua funzione di trasferimento.

Sebbene inizialmente si sia studiato algoritmo per algoritmo, la strada da seguire per integrarlo su silicio, a lungo andare, però così facendo si sono però messe in luce alcune caratteristiche comuni tra i differenti algoritmi razionali. In particolare si è messo in luce come vi siano delle strutture ricorrenti all'interno dell'operatore razionale che tipicamente operano come rivelatori per varie caratteristiche del segnale. Si è constatato inoltre come tipicamente il segnale di uscita possa essere facilmente calcolato attraverso una somma pesata di diversi contributi.

Da qui si può evincere che vi possano essere diversi gradi di approssimazione nelle diverse parti della struttura: per esempio si deve usare una buona approssimazione per quella parte di sistema devoluta al calcolo dei vari contributi, ma si può limitare drasticamente la precisione, e quindi anche il costo, per il circuito dedicato al calcolo dei pesi.

Riunendo tutte queste varie considerazioni alla fine si è potuto sviluppare un circuito riconfigurabile che può essere impiegato per un uso abbastanza generico nel campo dell'elaborazione delle immagini. Può essere ad esempio riconfigurato per funzionare quale interpolatore oppure può essere impiegato per una rimozione "intelligente" del rumore, capace cioè di ridurre il rumore in un'immagine ma senza danneggiarne i dettagli.

Il lavoro relativo ai filtri razionali ed alla loro realizzazione è raccolto in un capitolo di un libro. [13]

Realizzazione di circuiti integrati per la rilevazione di piccoli segnali sotto "ultra alto vuoto"

[6,31]

Questa ricerca, è stata svolta in collaborazione con il Sincrotrone (ELETTRA) di Trieste.

Il problema generale è quello di migliorare la strumentazione già impiegata presso il Sincrotrone, per misure di spettroscopia elettronica e già presente presso la linea di luce Super-Esca. In particolare si trattava di realizzare alcuni ASIC in tecnologia sia semi-custom che full-custom dedicati ad operazioni di misura, elaborazione e trasmissione dei dati acquisiti in camera sperimentale sotto Ultra alto vuoto. Questi circuiti fungevano da interfaccia tra il sistema di misura vero e proprio e la parte elettronica che realizza la logica di conteggio.

In pratica un circuito di cui la presente ricerca, è stato realizzato per rilevare dei brevissimi e debolissimi impulsi di corrente e fornire all'uscita un ben formato impulso in logica ECL, mentre un altro circuito è stato sviluppato per operare il conteggio di questi impulsi, memorizzarli e trasmetterli in un secondo tempo attraverso una canale di trasmissione seriale.

I circuiti sono stati completamente sviluppati, testati ed ora sono in uso presso il laboratorio ESCA.

Sviluppo di un circuito per l'elaborazione in tempo reale di immagini TV

[22,26,27]

Questa ricerca è volta a realizzare un dimostratore hardware completo in cui sia possibile inserire quegli algoritmi di elaborazione di immagini, studiati preventivamente solo in forma teorica, per ottenere una vera evoluzione in tempo reale dei segnali.

Il sistema sviluppato in forma di prototipo si compone di tre schede tra loro interfacciate: Una prima scheda sfrutta un circuito commerciale della "Philips Semiconductors" per analizzare un segnale analogico televisivo in formato PAL o NTSC e convertirlo in un flusso di dati digitali comprensivo tanto dei segnali di luminanza e cromaticanza, quanto di tutti quei sincronismi indispensabili per mantenere informazione su come è strutturato il segnale.

La seconda parte del prototipo è dedicata all'elaborazione digitale del segnale vera e propria. Per rispettare le specifiche di riconfigurabilità del sistema essa è stata realizzata impiegando delle logiche programmabili di grossa potenzialità ed in particolare delle FPGA. Questi circuiti possono infatti essere riconfigurati e riconvertiti ogni volta che lo si ritenga opportuno, risultando essere così una piattaforma di eccezionale versatilità su cui implementare in forma fisica gli algoritmi teorici, che sono stati oggetto di studio negli anni precedenti.

Per completare il sistema il terzo blocco, anch'esso incarnato sull'impiego di un circuito commerciale, partendo dal flusso di segnali digitali, ricomponi un segnale analogico di formato identico a quello di partenza che può così essere visualizzato su di un comune televisore.

A questo sistema si è venuto più tardi a sostituire una scheda commerciale sviluppata dalla Xilinx.

Lo studio in un primo tempo è stato teso a realizzare sul dispositivo programmabile l'architettura di un semplice microprocessore completo di periferiche che, successivamente è stato opportunamente programmato per interfacciarsi verso le varie periferiche della scheda. In particolare si è realizzato un sistema in tempo reale in grado di eseguire, sia pur in forma semplificata le elaborazioni richieste dall'algoritmo "retinex".

Elaborazione di immagini ad alta dinamica

[1-5,18-20,23-25]

Le immagini ad alta dinamica sono ormai facilmente acquisibili tramite sensori CMOS di basso costo. Tali immagini possono essere impiegate in molti aspetti della vita quotidiana: dalla tele-sorveglianza, all'aiuto alla guida, dai sistemi di visione industriale ai sistemi di ausilio negli ospedali.

Sebbene queste immagini abbiano un elevato contenuto informativo, vi sono però in commercio pochi dispositivi per la loro visualizzazione e quando esse vengono riprodotte o su monitor o peggio ancora,

stampate, la loro elevata dinamica deve venir giocoforza ridotta per essere compatibile con quella del dispositivo di visualizzazione.

In questa tematica di ricerca si sono studiate tecniche per riuscire a rappresentare immagini ad alta dinamica su display a bassa dinamica ma cercando di rimanere il più aderenti possibile a quella che è la sensazione visiva che dovrebbe avere l'osservatore quando esamina queste immagini dal vivo, inoltre si è studiato come la compressione della dinamica delle immagini possa giovare a migliorare la qualità di quelle immagini acquisite in condizione di luce difficili, quali per esempio in controluce.

Gli algoritmi studiati si basano sull'idea che il sistema visivo umano è in grado di compensare eventuali variazioni nell'illuminazione globale di un'immagine e di separare in una certa misura l'informazione di illuminazione da quella di dettaglio. Gli algoritmi sviluppati tendono infatti parzialmente a emulare questo comportamento: l'immagine originale viene suddivisa, tramite una stima dell'illuminazione in due canali, uno contenente l'informazione di illuminazione ed uno quella di dettaglio. I due canali possono essere così elaborati separatamente prima di venir ricombinati insieme in quella che è l'immagine finale.

In particolare in [5] è stata studiata una innovativa realizzazione piuttosto efficiente dal punto di vista implementativi per il sistema responsabile della stima dell'illuminazione.

Sebbene molta attenzione sia stata posta sugli aspetti comportamentali degli algoritmi, si è anche studiata la loro realizzabilità all'interno di sistemi funzionanti in tempo reale, quindi in particolare sono stati studiati e progettati, oltre ai meri algoritmi anche dei sistemi hardware in grado di renderli operanti in tempo reale. In particolare in questo contesto è stato depositato un brevetto redatto insieme a Philips Monza Research [49] sulla realizzazione in tempo reale di un algoritmo simile al "retinex".

Elaborazione e analisi di immagini a colori e multispettrali

[17]

Nell'ambito di una collaborazione con i Civici Musei della città di Trieste è da poco iniziata una nuova tematica di ricerca. L'idea di base parte dalla necessità di recuperare virtualmente l'aspetto originale di alcuni antichi arazzi. Dopo una serie di acquisizioni multispettrali dell'arazzo in questione si deve cercare di sfruttare al meglio le informazioni colorimetriche ottenute per iniziare una fase di classificazione delle fibre, problematica niente affatto banale considerando che le fibre si sono fortemente degradate nel tempo. Superata questa fase si studieranno algoritmi in grado di stimare prima ed invertire poi il processo di degradazione, fino a pervenire ad una stima di quello che poteva essere l'aspetto originale del manufatto.

VARIE:

Realizzazione di un circuito di sincronizzazione per UMTS su FPGA [28]

E' stato svolto in collaborazione con Telit uno studio di un sistema per estrarre i segnali di sincronismo da un flusso di dati UMTS. Gli algoritmi sono stati durante una prima fase scritti in VHDL e simulati opportunamente, quindi in una seconda fase sono stati sintetizzati ed implementati su una FPGA.

Collaborazione all'interno del progetto ATMOCUBE dell'Università di Trieste [21]

In collaborazione con la facoltà di fisica dell'Università di Trieste ha collaborato allo studio di alcune soluzioni tecniche idonee per i sistemi elettronici di bordo, di trasmissione/ricezione e di alimentazione di un piccolo satellite da realizzare in ambiente didattico e da mettere in orbita in un prossimo futuro per lo studio dello "space weather effect".

Pubblicazioni

Articoli su Rivista

1. Guarnieri, G.; Marsi, S.; Ramponi, G.; High dynamic range image display with halo and clipping prevention IEEE Transactions on Image Processing, Volume: PP , Issue: 99 Digital Object Identifier: 10.1109/TIP.2010.2092436 Publication Year: 2010, Page(s): (to be published)
2. MARSİ S., SAPONARA S. (2010). Integrated video motion estimator with Retinex-like pre-processing for robust motion analysis in automotive scenarios: algorithmic and real-time architecture design. JOURNAL OF REAL-TIME IMAGE PROCESSING, vol. 2010; p. 275-290, ISSN: 1861-8200
3. MARSİ S.; IMPOCO G; UKOVICH A; RAMPONI G; CARRATO S (2008). Using a Recursive Rational Filter to Enhance Color Images. IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT, vol. 57; p. 1230-1236, ISSN: 0018-9456, doi: 10.1109/TIM.2007.915141
4. MARSİ S.; G. IMPOCO; A. UKOVICH; S. CARRATO; G. RAMPONI (2007). Video Enhancement and Dynamic range Control of HDR Sequences for Automotive Applications. EURASIP JOURNAL ON ADVANCES IN SIGNAL PROCESSING, Volume 2007, Article ID 80971, 9 pages, ISSN: 1687-6172, doi: 10.1155/2007/80971
5. S. SAPONARA; L. FANUCCI; MARSİ S.; G. RAMPONI (2007). Algorithmic and Architectural Design for Realtime and Power-efficient Retinex Image/Video Processing. JOURNAL OF REAL-TIME IMAGE PROCESSING, vol. 1, n.ro 4; p. 267-283, ISSN: 1861-8200, doi: 10.1007/s11554-007-0027-z
6. S. SAPONARA; L. FANUCCI; MARSİ S.; G. RAMPONI; D. KAMMLER; AND E. M. WITTE (2007). Application-Specific Instruction-Set Processor for Retinex-Like Image and Video Processing. IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS. II, EXPRESS BRIEFS, vol. 54 n.ro 7; p. 596-600, ISSN: 1549-7747
7. GUARNIERI G.; MARSİ S.; RAMPONI G. (2006). Fast bilateral filter for edge-preserving smoothing. ELECTRONICS LETTERS, vol. 42; p. 25-26, ISSN: 0013-5194
8. AIZZA A.; BERNACCHIA G.; CARRATO S. ; MARSİ S.; CAUTERO G.; TOMMASINI R.(2001). An ASIC for multichannel data acquisition systems. NUCLEAR INSTRUMENTS & METHODS IN PHYSICS RESEARCH; p. 295-302, ISSN: 0167-5087
9. BERNACCHIA G.; MARSİ S. (1998). A VLSI implementation of a reconfigurable rational filter. IEEE TRANSACTIONS ON CONSUMER ELECTRONICS, vol. 44; p. 1076 - 1085, ISSN: 0098-3063
10. CASTAGNO R.; MARSİ S.; RAMPONI G. (1998). A simple algorithm for the reduction of blocking artifacts in images and its implementation. IEEE TRANSACTIONS ON CONSUMER ELECTRONICS, vol. 44; p. 1062 - 1070, ISSN: 0098-3063
11. MARSİ S.; S.CARRATO; G.RAMPONI (1996). VLSI implementation of a nonlinear image interpolation filter. IEEE TRANSACTIONS ON CONSUMER ELECTRONICS, vol. 42, no.3; p. 721-728, ISSN: 0098-3063
12. S. CARRATO; MARSİ S. (1993). Adaptive structure based on neural networks for subband-filtered image compression. NEURAL NETWORK WORLD, vol. 1; p. 25-40, ISSN: 1210-0552
13. S. CARRATO; MARSİ S. (1992). Parallel structure based on neural networks for image compression. ELECTRONICS LETTERS, vol. 28; p. 1152-1153, ISSN: 0013-5194

14. SICURANZA G.L. RAMPONI G.; MARSI S. (1990). Artificial neural network for image compression. ELECTRONICS LETTERS, vol. 26; p. 477-479, ISSN: 0013-5194

Libri e Capitoli su Libri

15. G. RAMPONI; MARSI S.; S. CARRATO (2001). Image processing using rational functions. In: C KOTROPULOS; I PITAS EDS.. Nonlinear Model-Based Image/Video Processing and Analysis. p. 52-92, TORONTO: Wiley and Sons Inc., ISBN/ISSN: 0-471-37735-X
16. A.CAVALLARO; MARSI S.; G.L.SICURANZA (1998). A Motion Compensation Algorithm Based on Non Linear Geometric Transformation and Quadtree Decomposition. In: A.PROCHAZKA; J.UHLIR; P.J.W.RAYNER; N.G.KINGSBURY. Signal Analysis and prediction. p. 339-350, BOSTON: BIRKHAUSEN, ISBN/ISSN: 0-8176-4042-8
17. S. CARRATO; MARSI S.; G. RAMPONI; G.L. SICURANZA (1996). Image coding using artificial neural networks. In: ANIBAL R. FIGUEIRAS VIDAL. Digital Signal Processing in Telecommunications. p. 313-361, BARCELONA: Springer, ISBN/ISSN: 3-540-76037-7
18. G. RAMPONI; G.L. SICURANZA; S. CARRATO; MARSI S. Eds. (1996) Signal Processing VIII: Theories and Applications, Lint Trieste 1996

Proceedings di congressi

19. MARSI S., RESTREPO A., GUARNIERI G. (2009). Color enhancement in a high dynamic range environment. In: Image Processing: Algorithms and Systems VII. San Jose, CA, USA, 2009, Bellingham, WA, USA: SPIE, vol. 7245, p. 72450E-1-72450E-12, ISBN/ISSN: 9780819474957, doi: 10.1117/12.805573
20. RESTREPO A.; MARSI S.; G. RAMPONI (2008). CHROMATIC ENHANCEMENT FOR THE VIRTUAL RESTORATION OF ART OBJECTS. In: Electronic Imaging & Visual Art (EVA). Firenze, 16-18 aprile 2008, FIRENZE: Cappellini
21. S. SAPONARA; L. FANUCCI; MARSI S.; G. RAMPONI; M. WITTE; D. KAMMLER (2006). Design of Application Specific Instruction-set Processor for Image and Video Filtering. In: EUSIPCO-06, 14th European Signal Processing Conf. Florence, Italy, 4-8 Sept.
22. G. IMPOCO; MARSI S.; G. RAMPONI (2005). Adaptive reduction of the dynamics of HDR video sequences. In: IEEE Intern. Conf. on Image Processing (ICIP-05), Sept.11-14
23. S. SAPONARA; M. CASSIANO; MARSI S.; R. COEN; L. FANUCCI (2005). Cost-effective VLSI Design of Non Linear Image Processing Filters. In: 8th Euromicro Conference on Digital System Design (DSD05), 27 august - 3 september, p. 322-329
24. A. GREGORIO ; S. CARRATO; T. BERNARDI; I. KOSTADINOV; MARSI S.; M. MESSEROTTI; AND R. STALIO (2004). AtmoCube: Observation of the earth atmosphere from the space to study 'space weather' effects,. In: 4S Symposium - Small Satellites Systems & Services, Sept.2004
25. A. UKOVICH; MARSI S.; AND S. CARRATO (2004). Feasibility study of the real-time implementation of an algorithm for high dynamics video data on a low-cost FPGA. In: 7th COST 276 Workshop

26. MARSI S.; G. RAMPONI; AND S. CARRATO (2004). Image Contrast Enhancement Using a Recursive Rational Filter. In: IEEE Int. Workshop on Imaging Systems and Techniques, IST 2004
27. MARSI S.; S. CARRATO; G. RAMPONI; AND B. CRESPI (2004). Video dynamic range compression for logarithmic CMOS imagers. In: 6th COST 276 Workshop, May 2004, p. 28-33
28. CARRATO S.; MARSI S.; RAMPONI G.; CRESPI B. (2003). A nonlinear pseudo-Retinex for dynamic range compression in CMOS imaging systems. In: IEEE-EURASIP Workshop on Nonlinear Signal and Image Processing, NSIP-03,, June
29. G. RAMPONI; L. TENZE; S. CARRATO; MARSI S. (2003). Nonlinear contrast enhancement based on the retinex approach. In: Proc. SPIE Intern. Symp. Electronic Imaging ., Jan. 20-24
30. MARSI S.; FERMO; SICURANZA G. L.; CARRATO S. (2003). Low power architecture for a motion detection algorithm. In: Transmitting processing and watermarking multimedia contents, COST 276, April, p. 89 - 94
31. CERDEIRA ESTRADA A; LUNARDON M.; MARCATO L.; PIERASCO M.; MARSI S. (2002). Initial synchronization procedure for UMTS-FDD mode in FPGA. In: Microelectronics, 2002. MIEL 2002. 23rd International Conference on, vol. 2, p. 663-666
32. TENZE L.; MARSI S.; CARRATO S. (2002). Design and implementation of a high-quality, low-power deinterlacer circuit. In: Eusipco 2002, September, vol. 3, p. pp. 565--568
33. MARSI S.; G.L.SICURANZA (2001). FPGA Implementation of Quadratic Filters. In: Proc. of Workshop on Nonlinear Signal and Image Processing (NSIP 01),, June
34. AIZZA A.; BERNACCHIA G.; CARRATO S.; MARSI S.; CAUTERO G.; TOMMASINI R. (1999). An ASIC for multichannel data acquisition systems [and application to ESCA]. In: Instrumentation and Measurement Technology Conference, 1999. IMTC/99., vol. 1, p. 76-80
35. KHRIJI L.; GABBOUJ M.; MARSI S.; RAMPONI G.; DECENCIERE FERRANDIERE E. (1999). Nonlinear interpolators for old movie restoration. In: Proc. Sixth IEEE Intern. Conf. on Image Processing, ICIP-99, Oct. 25-28, vol. 3, p. 247-251
36. CASTAGNO; MARSI S.; G. RAMPONI (1998). A simple algorithm for the reduction of blocking artifacts in images and its implementation. In: Proc. of IEEE International Conference on Consumer Electronics,, June 98
37. G. BERNACCHIA; MARSI S. (1998). A VLSI implementation of a configurable rational filter. In: Proc. of IEEE International Conference on Consumer Electronics, June 98
38. A. CAVALLARO; MARSI S.; G.L.SICURANZA (1997). A Motion Compensation Algorithm Based on Non Linear Geometric Transformation and Quadtree Decomposition. In: ECSAP-97, The First European Conference on Signal Analysis and Prediction, June 24-27
39. MARSI S.; S. CARRATO; G. RAMPONI (1996). VLSI implementation of a nonlinear image interpolation filter. In: International Conference on Consumer Electronics, June
40. S. BONIFACIO; MARSI S.; G.L.SICURANZA (1996). A 10 kb/s video coding technique based on spatial transformation. In: 5th Int. Workshop on Time-Varying Image Processing and Moving Object Recognition, Sept. 5-6

41. S.CARRATO; G.RAMPONI; MARSI S. (1996). A Simple Edge-Sensitive Image Interpolation Filter. In: Proc. Third IEEE Intern. Conf. on Image Processing, ICIP 96, September 16-19
42. MARSI S.; S. CARRATO (1995). Neural network-based image segmentation for image interpolation. In: Proc. NNSP-95, 5th IEEE Workshop on Neural Networks for Signal Processing, September, p. 388-397
43. MARSI S.; G.L. SICURANZA (1993). Neural Network for Compression of Image Sequences. In: Proc. 4th Int. Workshop on Time-varying Image Processing and Moving Object Recog, June 10-11
44. MARSI S.; G.L. SICURANZA (1993). On reduced-complexity approximations of quadratic filters. In: Proc. of Twenty-Seventh Asilomar Conference on Signals, Systems, and Computers, Nov 1-3
45. S. CARRATO; MARSI S.; G.L.SICURANZA; G. RAMPONI (1993). Two- and three-dimensional data coding. In: Giornata di Studio su: Elaborazione di Immagini mediante reti neurali, 16 dicembre
46. S. CARRATO; MARSI S. (1992). Compression of subband-filtered images via neural networks. In: IEEE Workshop on Neural Networks for Signal Processing, Aug. 1992, p. 382-390
47. S. CARRATO; MARSI S.; G.L. SICURANZA AND G. RAMPONI (1992). Parallel Structures Based on Neural Networks for Image Compression. In: First COST 229 WG.4 Workshop, March 1992
48. L.SCHWEIZER; G.PARLADORI; G.L.SICURANZA; MARSI S. (1991). A fully neural approach to image compression. In: Proc. ICANN-91, June 24-28
49. MARSI S.; G. RAMPONI AND G.L. SICURANZA (1991). Improved Neural Structures for Image Compression. In: Proc. IEEE Int. Conf. on Acoust., Speech and Signal Processing, ICASSP-91,, May 1991
50. MARSI S.; G. RAMPONI AND G.L. SICURANZA (1990). Image compression using a perceptron. In: Proc. Terzo Workshop su Architetture Parallele e Reti Neurali, May 1990, p. 355-364

Brevetti

51. MARSI STEFANO; RAFFIN MARIO; CARRAI PAOLA (2007). A FILTER FOR RETRACTING A LOCAL ADAPTATION LUMINANCE. WO2007026304, KONINKL PHILIPS ELECTRONICS NV (NL); Classification: international: G06T5/00; G06T5/20; G06T5/00; G06T5/20; European: G06T5/00D; G06T5/20 Application number: WO2006IB52973 20060828 Priority number(s): EP20050108053 20050902